**Б.Ш. Опаханов, С.С. Бәкіш**

**(Қазақстан)**

**ELECTRONICS WORKBENCH ПРОГРАММАСЫ АРҚЫЛЫ КҮРДЕЛІ ЭЛЕКТРОНДЫҚ ЖҮЙЕЛЕРДІҢ ҚҰРЫЛУ ТӘСІЛДЕРІН ЗЕРТТЕУ**

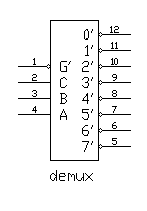
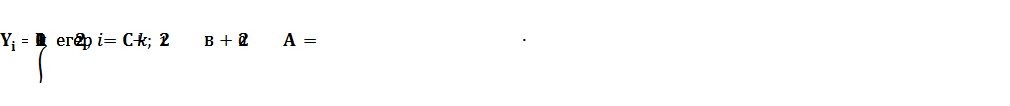
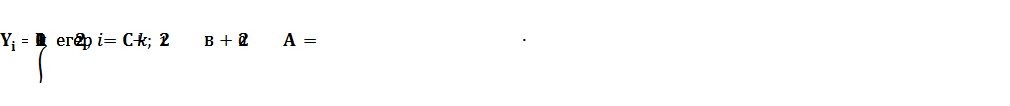
Электрондық схемалардың физикалық жұмыс істеу принциптерін түсінуге және күрделі электрондық жүйелердің құрылу тәсілдерін игеруге ұмтылғандарға сәйкес оқулықтар мен арналған әдебиетті ғана оқу жеткіліксіз болады. Электрониканы толық игеру үшін, алған білімін тәжірибеде тексеруге және теориясын оқу кезінде қиындық туғызған мәселелерді ұғуға мүмкіндік беретін, жақсы эксперименттік негіз болғаны дұрыс. Электрониканы оқуға арналған эксперименттік негіз ретінде, эксперимент жүргізуге кең мүмкіндік беретін, Electronics Workbench программасы қызмет атқара алады.

Қазіргі уақытта кеңінен қолданылып жүрген Electronics Workbench программасы негізінде аталған тақырыпты жоғары әдістемелік деңгейде, компьютердің логикалық бөлшектерін оқытуда қолдануға болады. Electronics Workbench бағдарламасын оқу үрдісінде қолдану мәселелерін көптеген ғалымдар қарастырған [1,2]. Жалпы Electronics Workbench программасына тоқталып кететін болсақ, бұл бағдарлама Interactive Image Technologies фирмасының өнімі болып табылады. Осы ортада күрделілік деңгейлері әр түрлі аналогтық, сандық және сандық-аналогтық сызбаларды үлгілеуге болады. Жоғары оқу орындары толығымен техникалық құралдармен қамтамасыз етілген күннің өзінде, білім алушыларға лекция түрінде түсіндіру арқылы оқу материалын толық жеткізе алмайды. Виртуалды лабораториялар бұл кемшіліктерді толығымен жояды [3].

ElectronicsWorkbench программасы 1989 жылдан бастап құрыла бастады. Программаның бұрынғы нұсқалары бір - бірінен тәуелсіз, жеке екі бөліктен тұратын. Программаның бір бөлігі - аналогтық құрылғыларды, ал екінші бөлігі – сандық құрылғыларды үлгілеуге арналған болатын. Сандық - аналогтық құрылғылармен қатар жұмыс жасау барысында, бұл жүйе қолдануға ыңғайсыз болды. 1996 жылы бағдарламаның 4.1. нұсқасында программаның екі жеке бөліктері бір ортаға біріктіріліп, жарты жылдан соң программаның бесінші нұсқасы пайда болды. Бұл нұсқада анализ жасау құрылғылары мен компоненттер кітапханасы біршама кеңейтілген болды. Ғылыми-теориялық жобалау, ғылым мен техниканың дамуының негізі болып табылады. Оның негізгі бағыттарының бірі электрондық құрылғылардың компьютерлік схемотехникалық үлгіленуі болып саналады [4].

*Дешифраторлар.* Дешифратор n ақпараттық кірістері мен 2n шығыстары бар логикалық комбинациялық сұлба. Кірістерде әрбір логикалық деңгейлердің комбинациясына 2n шығыстардың біреуінде белсенді деңгей сәйкес келеді. Әдетте n 2,3 немесе 4 ке тең. 1 - суретте n = 3 тең дешифратор бейнеленген, белсенді деңгей логикалық нөл деңгей болып табылады. С, В, А кірістеріне логикалық деңгейлердің келесі комбинацияларын 000, 001, 010...111, барлығы 8 комбинация беруге болады. Сұлбаның 8 шығысы бар, оның біреуінде төменгі потенциал, ал қалғандарында жоғарғы потенциал қалыптасады. Белсенді нөлдік деңгей қалыптасатын жалғыз шығыстың нөмірі келесі түрде: N = С22 + В2' + А'2°; С, В, А кірістерінің күйімен анықталатын N санына сәйкес келеді. Мысалы, егер де кірістерге 011 логикалық деңгейлер комбинациясы берілетін болса, онда нөмірі N=3 шығысында микросұлбаның 8 шығысының ішінен (YO, Y1...Y7) нөлдік сигнал деңгейі (Y3=0) орындалады, ал қалған шығыстардың барлығы логикалық бірлік деңгейіне ие болады. Шығыс сигналының бұл қалыптасу принципін келесі түрде сипаттауға болады:

(1)



Сурет 1 – Дешифратор сұлбасы

Көрініп тұрғандай, Y3 шығысындағы сигнал деңгейі мына өрнекпен сипатталады:

(9)



Осындай түрде әрбір дешифратор шығысы үшін өрнектер жазуға болады:

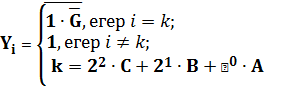
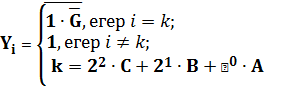


(10)



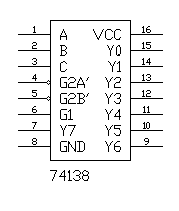
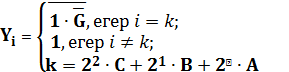
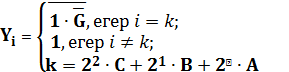
А, В, С ақпараттық кірістерінен басқа дешифраторлардың әдетте G қосымша басқару кірістері болады. Осы кірістердегі сигналдар, мысалы, дешифратордың функциясын шешеді немесе оны пассивті күйге ауыстырады, бұл кезде ақпараттық кірістердегі сигналдарға тәуелсіз барлық шығыстарда логикалық бірлік деңгейі орнатылады. Мәні басқару кірістерінің күйімен анықталатын кейбір шешу функциясы бар деп есептеуге болады. Дешифратордың шешуші кірісі тікелей немесе инверсті болады. Тікелей шешуші кіріс бар дешифраторларда белсенді деңгей логикалық бірлік деңгейі, ал инверсті кірісі бар дешифраторларда логикалық нөл деңгейі болып табылады. 1 - суретте бір инверсті басқару кірісі бар дешифратор келтірілген. Басқару сигналын ескере отырып осы дешифраторға шығыс сигналының қалыптасу принципі келесі түрде сипатталады:

(2)



Бірнеше басқару кірістері бар дешифраторларда шешу функциясы әдетте барлық шешуші басқару сигналдарының логикалық туындысы түрінде болады. Мысалы, G1 бір тікелей басқару кірісі бар 74138 дешифратор үшін және екі инверсті басқару G2A және G2B (2 - сурет) кірістері бар дешифратор үшін Yi шығыс функциялары және G шешу функциясы келесі түде болады:

(3)



(4)



Сурет 2 - 74138 Дешифратор сұлбасы

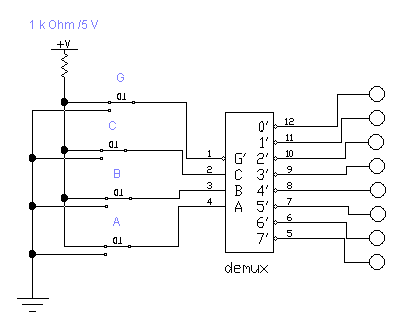
Әдетте басқару кірістері дешифраторларды немесе бірнеше сұлбалар параллель жұмыс жасаған кезде жалпы шығыс желілеріне каскадтау үшін қолданылады [4].

3. Демультиплексор ретінде дешифраторды пайдалану. Дешифратор кіріс сигналын шығыстардың біреуіне қосатын логикалық коммутатор демультиплексор ретінде де қолданылуы мүмкін. Бұл жағдайда ақпараттық кіріс функциясын шешу кірістерінің біреуі орындайды, ал С, В және А кірістерінің күйін шешу кірісінен сигнал берілетін, шығыс нөмері береді [5].

*Жұмыстың орындалу тәртібі:*

*1. Негізгі режимде 3х8 дешифратордың жұмыс принципін зерттеу.*

3 - суретте бейнеленген сұлбамен ewb файлын ашыңыз. Сұлбаны қосыңыз. Логикалық бірлігіне G кіріс деңгейін қосыңыз. G кіріске логикалық бірлік деңгейін беріңіз. Ол үшін G батырмасымен G кілтті жоғарғы күйге орнатыңыз. YO...Y7 шығыстарындағы сигналдар деңгейін анықтаңыз және G = 1 тең болғанда ақиқат кестесін жазыңыз. G кірісіне логикалық нөл деңгейін беріңіз (G кілтін төменгі күйге орнатыңыз). Дешифратордың жұмыс режиміне көшкендігіне және шығыстардың біреуіне логикалық нөл деңгейін орналастырғандығына көз жеткізіңіз. Кілттің көмегімен А, В, С кірістеріне логикалық сигналдар деңгейінің барлық мүмкін комбинацияларын бере отырып және логикалық үлгілер көмегімен сұлбалар шығысындағы логикалық сигналдар деңгейін анықтай отырып, G=0 тең болғандағы дешифратордың ақиқат кестесін толтырыңыз [5].



Сурет 3- Негізгі режимде 3х8 дешифратор

Кесте 1 - Ақиқат кесте

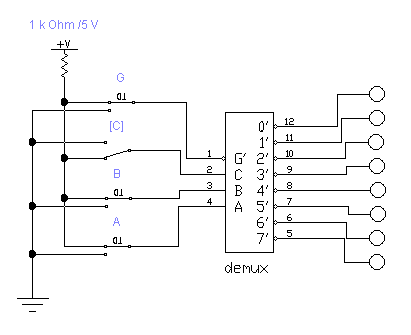
|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| С | В | А | G | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 |
| 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |

*2. 2х4 режимінде 3х8 дешифратордың жұмыс принципін зерттеу.*

а) 4 - суретте сұлбада С кірісті С=0 орната отырып, жалпы өткізгішке қосыңыз (4 - сурет). В және А кірістеріндегі сигналдар деңгейін бақылай отырып дешифратордың ақиқат кестесін толтырыңыз. Сигнал деңгейі өзгермейтін шығыстарды көрсетіңіз.

б) С=1 тең болатын а) пунктін орындаңыз, ол үшін С кірісін логикалық бірлік көзіне қосыңыз. Дешифратордың ақиқат кестесін толтырыңыз.

в) В (В=0) кірісін жерлендіріп, ал А және С кірістеріне логикалық деңгейдің барлық мүмкін комбинацияларын бере отырып, а) пунктін орындаңыз. Кесте толтырыңыз, сол кестеде логикалық сигнал деңгейі өзгермейтін шығыстар нөмірін көрсетіңіз.



Сурет 4 - 2х4 режимінде 3х8 дешифратор

Кесте 2 – Ақиқат кесте (С=0)

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| С | В | А | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |

Кесте 3 - Ақиқат кесте (С=1)

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| С | В | А | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |

Кесте 4 - Ақиқат кесте (В=0)

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| С | В | А | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |

Қорыта айтқанда, программасының зерттеуде мүмкіндігі зор. Осы жолмен д*емультиплексор ретінде дешифратор жұмысын қарастыру, е*кілік бит сәйкес келетіндей (А=В=1, А=В=0) және функциясы жүзеге асатындай 2х4 дешифраторы негізінде схеманы қалай жасау, дешифратор негізінде логикалық схемаларды қалай жасау керектігі туралы білім қалыптастыру маңызды.



**Әдебиет:**

1. Карлащук В.И. Электронная лаборатория на IBM PC. Программа Electronics Workbench и ее применение. М.:Солон-Р, 2003. 726 с.
2. Половко М.А., Бутусов П.Н. Electronics Workbench для студента. СПб.:БХВ - Петербург, 2005г. – 234 с.
3. Чернышов Н.Г., Чернышова Т.И. Моделирование и анализ схем в Electronics Workbench: Учеб.-метод. пособие. Тамбов: Издательство ТГТУ., 2005г. 52 с.
4. Глушаков С.В., Жакин И.А., Хачиров Т.С. Математическое моделирование Electronics Workbench 5. М.: АСТ, 2001г. – 344 с.
5. Бабич Н.П., Жуков И.А. «Компьютерная схемотехника. Методы построения и проектирования»: Учебное пособие. – К.:«МК-Пресс», 2004 г. 576с.

**Ғылыми жеткекшісі:**

А.К. Сариева. Аль-Фараби атындағы Қазақ Ұлттық Университеті.